

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005年8月25日 (25.08.2005)

PCT

(10) 国際公開番号
WO 2005/078795 A1

- (51) 国際特許分類: H01L 25/00, 25/065, 25/07, 25/18
 (21) 国際出願番号: PCT/JP2005/002117
 (22) 国際出願日: 2005年2月14日 (14.02.2005)
 (25) 国際出願の言語: 日本語
 (26) 国際公開の言語: 日本語
 (30) 優先権データ: 特願2004-037242 2004年2月13日 (13.02.2004) JP
 (71) 出願人(米国を除く全ての指定国について): 学校法人慶應義塾 (KEIO UNIVERSITY) [JP/JP]; 〒1088345 東京都港区三田二丁目1番4号 Tokyo (JP).
 (72) 発明者; および
 (75) 発明者/出願人(米国についてのみ): 黒田 忠広 (KURODA, Tadahiro) [JP/JP]; 〒2230061 神奈川県横

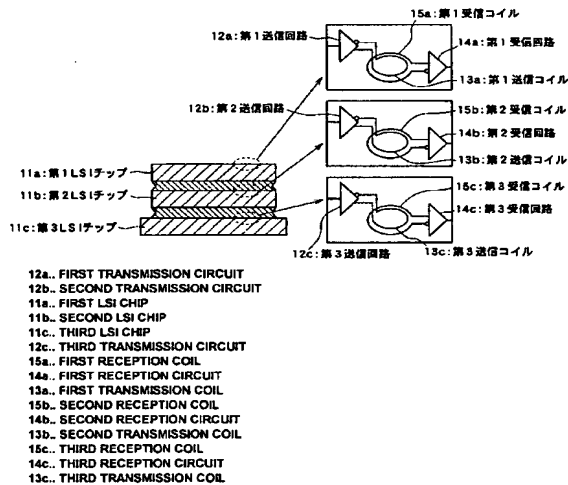
浜市港北区日吉三丁目1番1号 慶應義塾大学理工学部内 Kanagawa (JP). 溝口 大介 (MIZOGUCHI, Daisuke) [JP/JP]; 〒2230061 神奈川県横浜市港北区日吉三丁目1番1号 慶應義塾大学理工学部内 Kanagawa (JP). ユスフ ユスミラズ ビンティ (YUSOF, Yusmeeraz Binti) [MY/JP]; 〒2230061 神奈川県横浜市港北区日吉三丁目1番1号 慶應義塾大学理工学部内 Kanagawa (JP). 三浦 典之 (MIURA, Noriyuki) [JP/JP]; 〒2230061 神奈川県横浜市港北区日吉三丁目1番1号 慶應義塾大学理工学部内 Kanagawa (JP). 櫻井 貴康 (SAKURAI, Takayasu) [JP/JP]; 〒1560051 東京都世田谷区宮坂2-2 1-1 5 Tokyo (JP).

- (74) 代理人: 中村 和男 (NAKAMURA, Kazuo); 〒1440051 東京都大田区西蒲田七丁目60番2号 鈴木ビル 201号 中村国際特許事務所 Tokyo (JP).

[続葉有]

(54) Title: ELECTRONIC CIRCUIT

(54) 発明の名称: 電子回路



(57) Abstract: An electronic circuit for efficiently transmitting a signal even if it transmits the signal over three or more boards three-dimensionally mounted. Three LSI chips are stacked, and a path over the three LSI chips is formed. On the first to third LSI chips (11a, 11b, 11c), first to third transmission coils (13a, 13b, 13c) and first to third reception coils (15a, 15b, 15c) are formed by wiring. Three centers of the openings of the three pairs of transmission and reception coils are aligned. Therefore, the three pairs of transmission and reception coils are inductively coupled to enable communication. First to third transmission circuits (12a, 12b, 12c) are respectively connected to the first to third transmission coils (13a, 13b, 13c), and first to third reception circuits (14a, 14b, 14c) are respectively connected to the first to the third transmission coils (15a, 15b, 15c).

(57) 要約:

3以上の基板を3次元実装して基板をまたがって信号を伝送する場合でも効率良く信号を伝送できる電子回路を提供することを課題として、本願発明は、LSIチップが3層にスタックされ、3チップにまたがるパスを形成する。第1〜第3LSIチップ(11a、11b、11c)上には、第1〜第3送信コイル(13a、13b、13c)、及び、第1〜第3受信コイル(15a、15b、15c)が配線により形成される。これら3ペアの送受信コイルの開口の中心が一致するように配置される。これにより、3ペアの送受信コイルは誘導性結合を形成し、通信が可能となる。第1〜第3送信コイル(13a、13b、13c)にはそれぞれ第1〜第3送信回路(12a、12b、12c)が接続され、第1〜第3受信コイル(15a、15b、15c)にはそれぞれ第1〜第3受信回路(14a、14b、14c)が接続される。



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。